

# Implementação em *hardware* analógico do módulo de processamento de saída de um controlador *fuzzy* tipo-2 intervalar segundo o método Nie-Tan

Rodrigo B. Santos<sup>1</sup>, Gabriel A. F. Souza<sup>1</sup>, Lester A. Faria<sup>1</sup>, Paloma M. S. Rocha-Rizol<sup>2</sup>

<sup>1</sup> Instituto Tecnológico de Aeronáutica, São José dos Campos/SP,

<sup>2</sup> Universidade Estadual Paulista, Guaratinguetá/SP

rodrigobhispo@gmail.com, {fanelli, lester}@ita.br, paloma@feg.unesp.br

**Resumo.** O processo de redução de tipo e defuzzificação é usualmente utilizado em sistemas *fuzzy* tipo-2 intervalar. Devido à grande carga computacional exigida pela natureza iterativa do processo de tipo redução, muitas alternativas têm sido buscadas a fim de reduzir o tempo de processamento. Neste sentido, o método de defuzzificação direta Nie-Tan apresenta um bom custo benefício pois, apesar de sua simplicidade, apresenta grande precisão. Assim, esta pesquisa busca implementar, em *hardware* analógico e em tecnologia CMOS TSMC 0.18 $\mu$ m, um bloco único responsável pela defuzzificação direta de um controlador difuso tipo-2, aplicando técnicas de baixa tensão de alimentação.

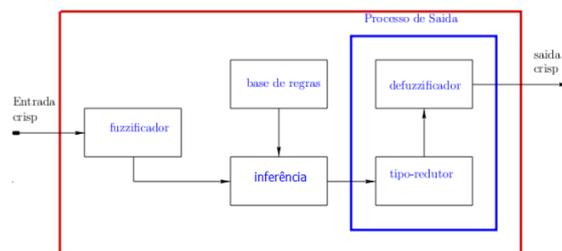
**Palavras-Chave:** Fuzzy tipo-2; Método Nie-Tan; CMOS; controle.

Uma função de pertinência tipo-2 apresenta funções de pertinência secundárias associadas a cada valor de entrada. Já os conjuntos fuzzy tipo-2 intervalares são mais restritivos, apresentando funções de pertinência secundárias uniformes, levando a uma “mancha de incerteza” (FOU) que pode ser delimitada simplesmente por duas funções de pertinência tipo-1. Esta simplificação é geralmente adotada devido à grande carga computacional exigida para se trabalhar com conjuntos não intervalares, mantendo, entretanto, boa precisão, modelagem de regras e capacidade de controle.

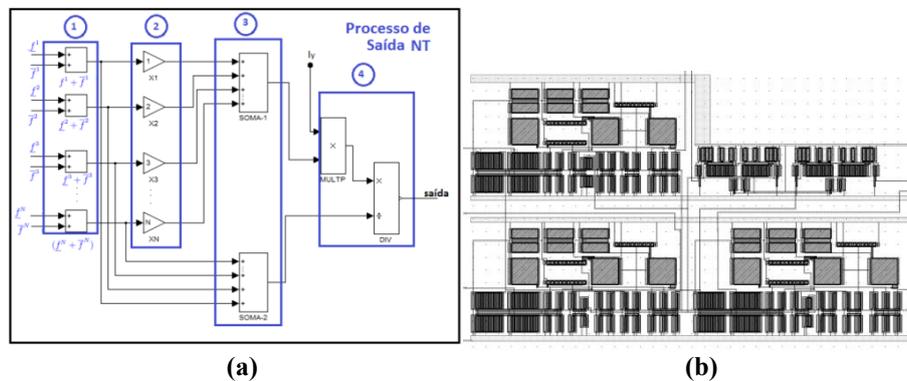
Um diagrama do controlador *fuzzy* é apresentado na Fig.1. Sua operação se baseia na implementação de cinco blocos principais: fuzzificador, inferência, base de regras, e o processamento de saída, sendo este último composto pelos blocos: tipo-reduzidor e defuzzificador, alvo desta pesquisa. De forma simplificada, o fuzzificador converte a entrada real (*crisp*) em valores pertencentes ao conjunto *fuzzy* tipo-2. Já o bloco de inferência fornece, à saída, o conjunto *fuzzy* tipo-2, resultante da aplicação da base de regras. Por fim, o processamento de saída, composto por duas etapas, é responsável por fornecer na saída os valores *crisp*, onde o bloco tipo-reduzidor realiza a redução de tipo (conjunto *fuzzy* tipo-2 é transformado em um conjunto *fuzzy* tipo-1) e o bloco defuzzificador transforma-o em valores reais (*crisp*).

Neste contexto, o objetivo da presente pesquisa é a implementação, em *hardware* analógico CMOS TSMC 0,18 $\mu$ m, dos blocos de saída que compõem o processamento de saída do controlador *fuzzy* tipo-2, aplicando o método proposto por Nie-Tan [1], o qual apresenta maior simplicidade e permite a implementação com um

número reduzido de transistores. A implementação do processo de saída Nie-Tan do controlador difuso tipo-2 para três funções de pertinência de saída é apresentada no esquemático da Fig.2a, supondo que cada função de pertinência seja equidistante das demais. Cada um dos módulos constantes da Fig.2a foram implementados em *hardware* por meio de circuitos analógicos, obtendo resultados coerentes e baixo consumo de potência (máximo de 20%) quando comparado com outros circuitos analógicos similares encontrados na literatura [2]. O CI foi projetado (Fig.2b) e enviado para fabricação. Como próximos passos espera-se: *i.* caracterizar o circuito, validando-se o seu funcionamento; *ii.* avaliar o seu consumo de potência, comparando com outros existentes na literatura; e, *iii.* implementar o módulo de processamento de saída proposto como um dos módulos de um controlador fuzzy tipo-2 completo.



**Fig. 1.** Diagrama do Controlador fuzzy. Na abordagem desta pesquisa os blocos tipo-redutor e defuzzificador são implementados em um só módulo, segundo o método Nie-Tan.



**Fig. 2.** a) Esquemático implementação processo de saída Nie-Tan; e b) Layout do módulo processamento de saída proposto enviado para prototipação

#### Referências

1. M. Nie and W. W. Tan, Towards an efficient type-reduction method for interval type-2 fuzzy logic systems, in Proc. IEEE Int. Conf. Fuzzy Syst. Hong Kong, China, Jun. 2008, pp. 1427-1432.
2. P. M. S. Rocha-Rizol. "Arquitetura de um controlador fuzzy tipo-2 intervalar em hardware analógico". 2011. 214f. Tese de Doutorado em Engenharia Eletrônica e Computação, Área de Dispositivos e Sistemas Eletrônicos – Instituto Tecnológico de Aeronáutica, São José dos Campos.